

⑬ 日本国特許庁 (JP)

非実用新案出願公開

⑭ 公開実用新案公報 (U)

昭59—166510

⑮ Int. Cl.³

識別記号

庁内整理番号

⑯ 公開 昭和59年(1984)11月8日

H 03 F 3/60

6628—5 J

H 01 B 3/12

6794—5 E

H 03 F 3/195

6628—5 J

H 05 K 1/02

6465—5 F

審査請求 有

(全 頁)

⑰ 高周波高出力トランジスタ増幅器

⑱ 実 願 昭59—45605

⑲ 考 案 者 本電気株式会社内

⑳ 出 願 昭50(1975)12月11日

高見沢秀男

(前特許出願日援用)

東京都港区芝五丁目33番1号日

㉑ 考 案 者 加藤英彦

㉒ 考 案 者 鈴木正則

東京都港区芝五丁目33番1号日

本電気株式会社内

本電気株式会社内

本電気株式会社内

㉓ 考 案 者 梶原勇次

㉔ 出 願 人 日本電気株式会社

東京都港区芝五丁目33番1号日

東京都港区芝5丁目33番1号

㉕ 代 理 人 弁理士 内原晋

明 細 書

考案の名称 高周波高出力トランジスタ増幅器

実用新案登録請求の範囲

接地導体に設けられたトランジスタと該トランジスタに接続される少くとも1個以上の並列容量あるいは少くとも1個以上の1/4波長インピーダンス変換回路を含む入出力整合回路が $0 \leq x \leq 10$ 、 $0.4 \leq y < 2.0$ の範囲で作られた $2(Sr_{1-x}Ca_x)O \cdot yNb_2O_5$ 誘電体基板上にIC化されてなることを特徴とする高周波高出力トランジスタ増幅器。 5 10

考案の詳細な説明

本考案は高周波高出力トランジスタ増幅器に関し、とくにUHF帯のIC化電力増幅器の構造に係る。

最近高周波高出力トランジスタの開発が進み、これをを用いて高周波電力装置の固体化が計られつつある。例えば飽和出力20W程度のトランジスタ 15

(1)

増幅器を10数個結合し、出力数百WのUHFTV
サテライト局送信装置の開発がすすめられつつあ
る。

しかしながら一般に高周波高出力トランジスタ
の入力インピーダンス値は非常に小さく、広帯域
整合回路の構成が極めて困難である。すなわち、
インピーダンス抵抗成分は通常数オーム以下であ
るので、わずかのリアクタンス成分でも回路のQ
値は大きくなつてしまい、その結果帯域幅が制限
される欠点があった。

このような高出力トランジスタ増幅器にはイン
ピーダンス変換比の大きな整合回路が必要であり、
これを構成するには極めて低いインピーダンス線
路あるいは極めて大容量の素子を用いなければな
らない。しかし、従来のいわゆるマイクロ波IC
技術、すなわちアルミナ基板を用いたマイクロス
トリップ線路とチップキャパシタを用いたハイブ
リッドIC技術では、上記の回路を高周波的に良
好に実現することは難しかった。とくにUHF
帯では、上記マイクロストリップ回路上の波長は

(2)

数10 cmとなり実用的な大きさに小形化するには、部分により集中定数化が必要である。しかし一方従来の薄膜LC素子では必要な素子値や高周波特性を有しておらず、さらに高出力回路としては、特に回路損失を少なくして、回路の発熱を抑えるとともにトランジスタ等のアクティブ素子の発熱を考慮して熱的に特性変化の少いことが必須条件を満たすことができなかったために実用的な高周波高出力トランジスタ増幅器を実現することができなかった。

5

10

本考案の目的は以上に概略を述べたような問題点が解決せしめ、電気的特性、また価格、信頼性等が大幅に改善され実用に供し得る高周波高出力トランジスタ増幅器を提供することにある。

本考案によれば接地導体に設けられたトランジスタと該トランジスタに接続される少くとも1個以上の並列容量あるいは少くとも1個以上の1/4波長インピーダンス変換線路を含む入出力整合回路が $0.7 \leq x < 1.0$ の範囲で作られた $2(Sr_{1-x}C_{ax})$
 $0 \cdot yNb_2O_5$ 誘電体基板上にIC化されてなることを

15

20

特徴とする高周波高出力トランジスタ増幅器が得られる。

誘電体基板 $2(\text{Sr}_{1-x}\text{Ca}_x)\text{O} \cdot y\text{Nb}_2\text{O}_5$ の誘電特性は円板状試料を用いてXバンドで測定した場合の一例を第1表に示す。また同表における $\tan\delta$ および比誘電率の温度変化も同様にXバンドで測定した値を示す。

5

第2表は通常の誘電体（アルミナ）との特性の比較を示したものである。

以下余白

第 1 表

$$\alpha = \frac{\Delta \epsilon}{\epsilon} \cdot \frac{1}{\Delta T}$$

		y	x	ϵ	$\tan \delta$	$\alpha(\text{ppm}/^\circ\text{C})$ -30~+60
1	1410℃-5hr	0.6	0.2	37.00	0.00020	+4 \pm 5
2	1400 -3	0.8	0.4	43.00	0.00053	-30 \pm 8
3	1410 -20	0.8	0.35	38.80	0.00011	-27 \pm 3
4	1360 -10	1.0	0.4	42.94	0.00035	+6 \pm 6
5	1400 -3	1.0	0.6	39.70	0.00071	+60 \pm 12
6	1380 -4	1.2	0.3	40.05	0.00035	+82 \pm 11
7	1400 -3	1.4	0.9	40.67	0.00080	+200 \pm 18
8	1420 -2	1.5	0.4	48.10	0.00088	+320 \pm 23
9	1380 -20	0.4	0.4	39.50	0.00023	-350 \pm 25

第 2 表

	アルミナ(99.0%)	本考案に用いた 高誘電率基板
ϵ	93	38.8
$\tan \delta$	0.0003	0.00011
α ppm/ $^\circ\text{C}$	+130 \pm 10	-27 \pm 3
線膨脹係数ppm/ $^\circ\text{C}$	+6.5	+7.2

第1表から明らかなように本考案において用いられる誘電体基板の符徴は組成全域にわたり高誘電率の特性が得られその上 $\tan \delta$ および ϵ の温度変

(5)



化が小さい、しかし $y > 2.0$ では $\tan \delta$ が大きくなり、 $y < 0.4$ では誘電率の温度変化が極端に大きくなり実用上好ましくない。したがって有効な高周波高出力トランジスタ増幅器用誘電体基板の組成は $0 \leq x \leq 1.0$ 、 $0.4 \leq y \leq 2.0$ の範囲であることが好ましい。

5

なお400MHzにおける誘電率をスロットライン法で測定したがほとんどXバンドの値と同じであった。

つぎに本考案の原理と作用・効果について、一実施例を示す図面を用いて詳細に説明する。

10

第1図は本考案の第1の実施例を示す図で(a)は平面図、(b)はその等価回路図である。同図において接地導体上に設けられたUHF高出力トランジスタ1の前後の高誘電率基板(第1表の試料№5)2、2'上にそれぞれ入出力回路がIC化されていて、それらは接地導体を兼ねたケース4中に収められ、入出力コネクタ5、5'を有するUHF高出力トランジスタ増幅器となっている。入力側整合回路は L_1 、 C_2 による低域通過形回路にさらに1/4

15

20

(6)



波長変成器 Z_1 および調整用容量 C_1 が加わってなり、出力側整合回路は L_2 、 C_3 、 L_3 、 C_4 の低域通過形回路によって構成されている。他に C_0 は DC ブロックあるいは RF 短絡用容量、 Z_0 は $1/4$ 波長チョーク線路、 T_B 、 T_C はベース、コレクタ端子、 E は接地端子である。基板全体の裏面は接地導体となっていて、接地端子 E もこれに接続されている。

5

いま UHF 帯 20 W 出力の米国 CTC 社製の CT 1933 トランジスタを例に考えると、その入出力インピーダンス抵抗成分は、それぞれ例えば 125 Ω 、3.3 Ω であり、これを 600 MHz 中心、比帯域 40 % 程度で 50 Ω に変換する第 1 図の整合回路の素子値は、例えば次のようになる。

10

$$L_1 = 0.5 \text{ nH} \quad C_2 = 134 \text{ pF} \quad Z_1 = 14 \Omega$$

15

$$L_2 = 1.88 \text{ nH} \quad C_3 = 43 \text{ pF} \quad L_3 = 7.3 \text{ nH}$$

$$C_4 = 113 \text{ pF}$$

ここで、容量 C_2 、 C_3 は、 T_r とその前後のインダクタ L_1 、 L_2 をの Q 値を低くしたままインピーダンス変換を行なうのに大容量値が必要である。

20

(7)

しかし通常用いるチップ型積層セラミックコンデンサー、あるいは薄膜キャパシタでは、このように容量値が大きい場合UHF帯で自己共振を起こすので用いられない。とくに高出力用の場合、寸法的に0.数nHの自己インダクタンスは避けられない。

5

この点一方の電極がそのまま接地導体となる単板型キャパシタが最適であり、それで大容量を得るには、高誘電率基板が適している。第1図の基板2のように板厚をそれぞれ0.25mmとすれば約1cm²で約100pFが得られる。しかもこの容量用基板をそのままIC基板として、C₃、C₄、あるいはC₁、C₂と共に同一基板上にIC化して形成すれば、価格、工数の点で好都合である。

10

第1図においてはさらに1/4波長のインピーダンス変換線路が用いられているが、広帯域化整合回路で、このような変換器を使用する場合が多い。第1図においてこの変換器はL₁、C₁によって約4ΩになったT_r入力側インピーダンスを50Ωに変換するために約14Ωの特性インピーダンスが要求

15

20

されるが、この例のように高出力トランジスタ増幅器では、極めて低い特性インピーダンス線路が必要である。今 $5 \sim 20 \Omega$ の特性インピーダンス線路を従来のアルミナ基板と、本考案における前述の高誘電率基板とで実現する場合の線路幅を比較すれば、板厚を 0.5 mm としたとき次のようになる。

特性インピーダンス	アルミナ基板の場合	本考案による高誘電率基板の場合
20Ω	2.25 mm	0.75 mm
10	5.5	2.25
5	10	5

したがって従来のアルミナ基板の場合 $10 \sim 20 \text{ mm}$ 角の通常の IC 基板に 10Ω 程度の線路を用いることは非常に難かしいことである。

さらにこの変換器は $1/4$ 波長の長さを必要とするが、UHF 帯の例えば 600 MHz を例にとったとき、その $1/4$ 波長の長さはアルミナの場合 50 mm 、本発明による高誘電率基板の場合 25 mm である。

したがってこの場合もアルミナ基板を用い、実用的な数センチの寸法内に増幅器を形成することは非常に難かしい。



本考案のように $0 \leq x \leq 1.0$ 、 $0.4 \leq y < 2.0$ の範囲で作られた $2(Sr_{1-x}Ca_x)0.5Nb_2O_5$ の高誘電率基板を用いることにより、従来のアルミナ系 IC 回路より約 3~10 倍の大容量と、 $1/3 \sim 1/10$ の小面積の低インピーダンス線路を実現することができ、これによって寸法数センチの実用的大きさで、容易にかつ広帯域、高性能の UHF 帯電力トランジスタ増幅器が実現できる。

なお、前記第 1 の実施例においては、低域通過フィルタ回路の直列インダクタ L_2 、 L_3 も高誘電率基板上に形成してあるがこれは製作上容易であるが他方においてこれらのインダクタは並列容量が大きく、分布定数線路と近くなっているのにより小型化し、あるいは Q 値を上げた集中定数インダクタとするには、接地に対するインピーダンスをできるだけよける必要がある。この点を改良した別の一実施例を次に示す。

第 2 図は本考案の第 2 の実施例を示す平面図である。第 2 図において第 1 図と同一記号は同一構成要素を示す。また高周波高出力トランジスタ 1

(1.0)

の両側にそれぞれ三段の低域通過形整合回路が形成され、増幅器が構成されているが、その中で、高誘電率基板 2、2' 上には基板を誘電体とする単板形容量 21、22、23 および 21'、22'、23' が形成され並列容量となっている。高誘電率基板 2、2' の見えない側の面全体は当然接地面となっている。而して本実施例においては、これらのキャパシタと基板境界にて接続された直列インダクタが、別の誘電体基板 3 および 3' 上に、31、32、33 あるいは 31'、32'、33' のように形成されている。4 は増幅器ケース、5、5' は入出力コネクタ、6、6' は DC ブロックキャパシタ、7、7' はバイアス用チヨーク回路である。

5

10

本実施例においてキャパシタは第 1 の実施例と同様高誘電率基板上に単に分離した電極を IC 技術で形成するだけで、極めて大容量で高周波に適したものを容易に得ることができる。一方誘電体 3、3' としてはアルミナ、石英等の従来から用いられていた IC 用誘電体をそのまま用いれば、インダクタ線路のインピーダンスは充分大きくする

15

20

(1 1)

109

ことができ、高周波特性の優れたものとする
ことができる。

第 3 図は本考案の第 3 の実施例を示す図で、(a)
は平面図、(b)はその一部の拡大斜視図である。こ
の実施例においても、前記各実施例同様、高誘電
率基板 2、2' 上に並列容量 20、20' が形成されてい
るが、これらに直列に挿入されるインダクタとし
ては、別のチップ状誘電体上に形成されたチップ
型インダクタ 30、30' が用いられている。(b)図は
その拡大図で、チップインダクタはアルミナ等の通
常に誘電体基体 35、35' 等の上に 36、36' のような
導体パターンに形成され、そのチップがそのまま容
量電極 20 上に乗せて接続される。高誘電率基板の
裏面の接地導体 29 との間で大容量が得られる。ま
た、インダクタ 36、36' の不要並列容量は主にチッ
プの誘電体基体 35、35' によって決められ、高周波特
性の優れたインダクタが得られ小型かつ高性能の
高周波高出力トランジスタ増幅器が実現できた。

図面の簡単な説明

(12)

上
部

第1図は本考案の第1の実施例を示す図で、(a)は平面図、(b)はその等価回路図である。図において1はトランジスタ、2、2'は高誘電率誘電体基板、4はケース、5、5'は入出力コネクタであり、 C_1 、 C_2 、 C_3 、 C_4 は平行容量、 L_1 、 L_2 、 L_3 は直列容量、 Z_1 は1/4波長変換器、 C_0 はDCブロック、RFショート容量、 Z_0 はチョーク線路を示す。 5

第2図は本考案の第2の実施例を示す平面図で、第1と同一構成要素は同一番号で示す。3、3'は別の誘電体基板、21~23、21'~23'は並列容量、31~33、31'~33'は直列インダクタである。 10

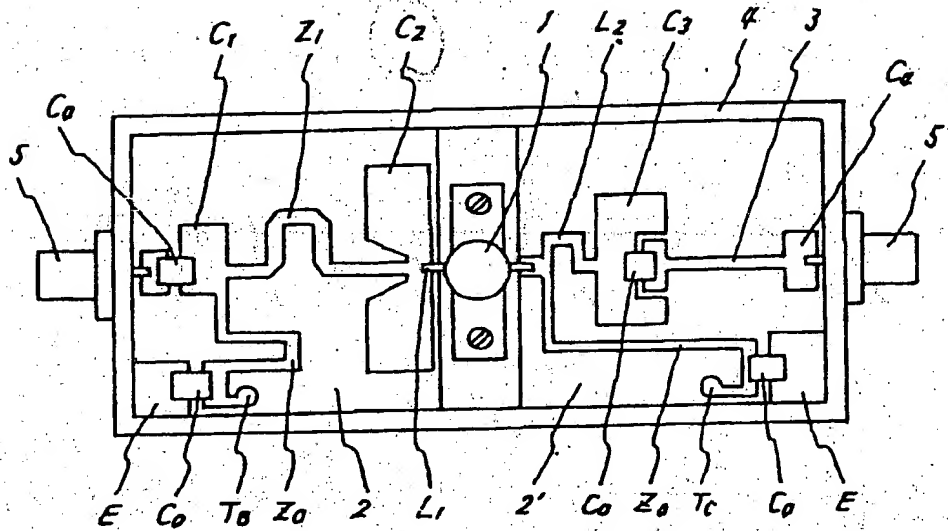
第3図は本考案の第3の実施例を示す図で、(a)は平面図、(b)は一部拡大斜視図である。20~20'は並列容量、30~30'はチップ型インダクタ、35、35'はチップ状誘電体、36、36'はインダクタ導体を示す。 15

代理人 内原 晋

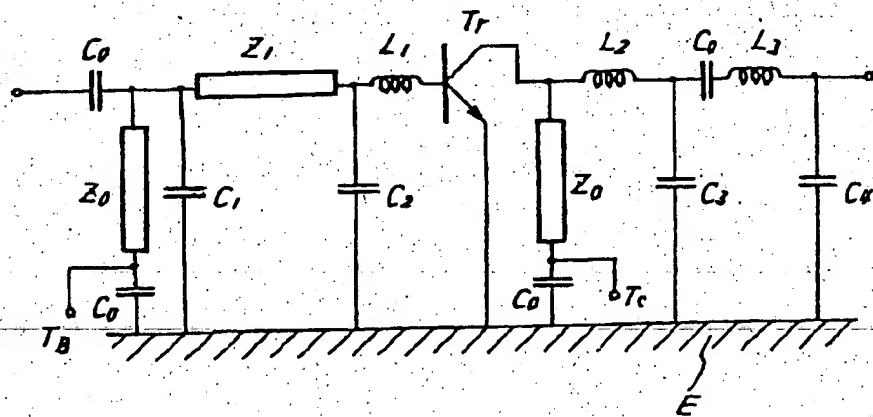


第 1 図

(a)



(b)



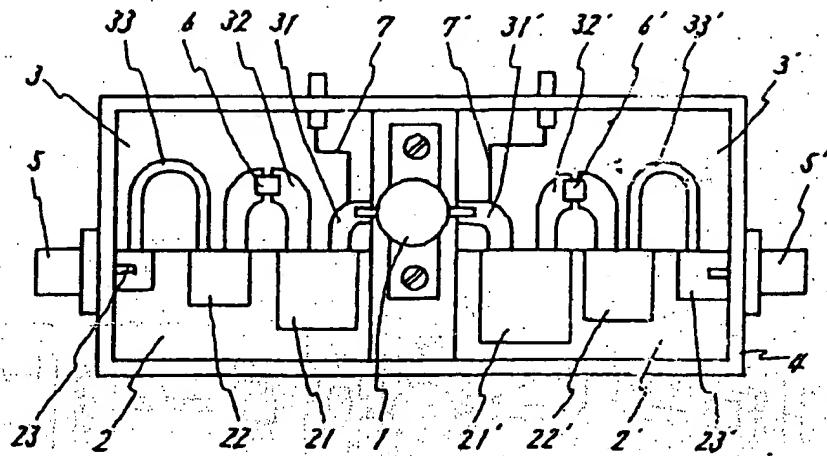
代理人 井理士 内原

晋

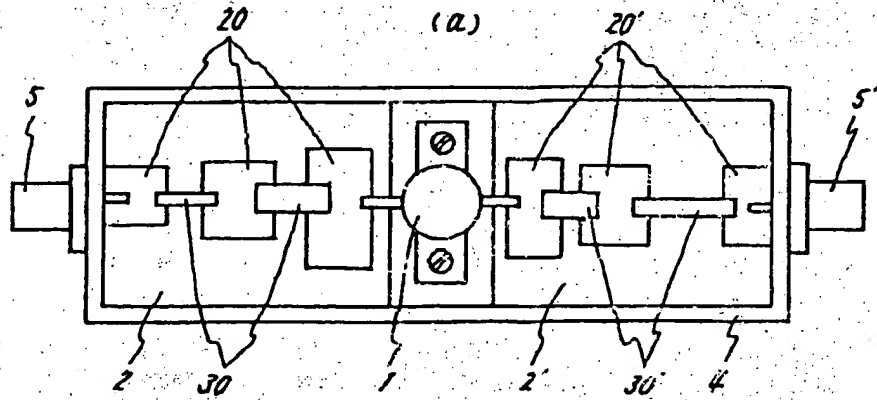
112

1369
実用 昭 59-166510

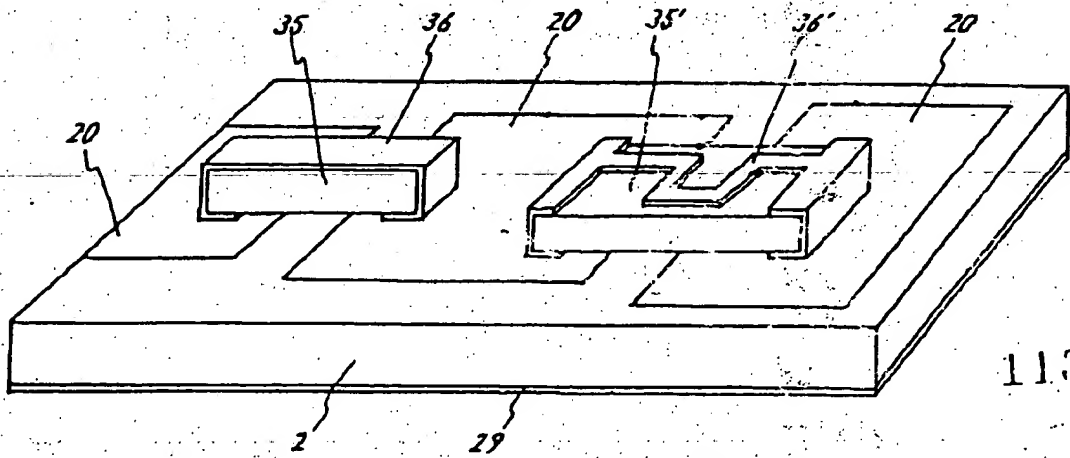
第 2 圖



第 3 圖



(b)



113

代理人 弁理士 内原 晋

1373

笑附 16510